

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-066500

(43)Date of publication of application : 10.03.1995

(51)Int.Cl.

H01S 3/18
H01L 21/203
H01L 21/205
H01L 33/00

(21)Application number : 05-212686

(71)Applicant : TOSHIBA CORP
TOSHIBA ELECTRON ENG CORP

(22)Date of filing : 27.08.1993

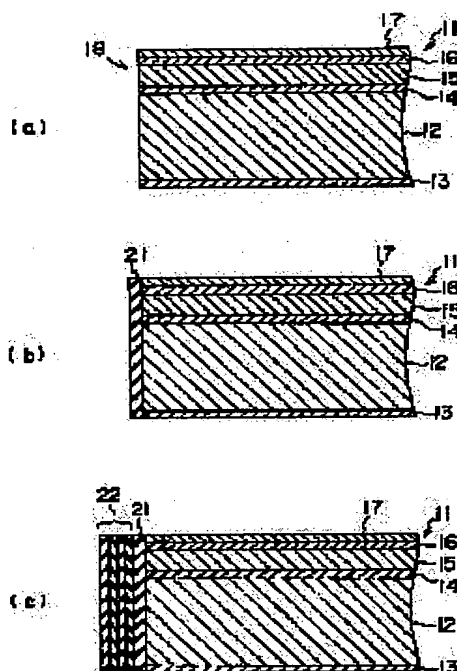
(72)Inventor : MAKUTA AKIO

(54) FORMATION OF OPTICAL THIN FILM

(57)Abstract:

PURPOSE: To form a high-performance multilayered dielectric reflecting film on the end face of an optical functional element composed of an InP semiconductor without deteriorating the performance and reliability of the functional element.

CONSTITUTION: After forming a first film 21 of SiNx, SiO2, or Si on the light emitting surface 18 of a semiconductor laser element 11 by the plasma CVD method, a multilayered second film 22 is formed on the film 21 by the ion-assisted electron beam vapor-depositing method. Therefore, a high-performance multilayered reflecting film front which no leak current is generated can be formed, since the semiconductor junction exposed on the light emitting surface 18 of the element 11 is not destroyed.



LEGAL STATUS

[Date of request for examination] 14.09.1999

[Date of sending the examiner's decision of rejection] 24.10.2000

[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-66500

(43) 公開日 平成7年(1995)3月10日

(51) Int. Cl. ⁶

識別記号

F I

H01S 3/18

H01L 21/203

21/205

33/00

S 8122-4M

B

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21) 出願番号 特願平5-212686

(22) 出願日 平成5年(1993)8月27日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(71) 出願人 000221339

東芝電子エンジニアリング株式会社

神奈川県川崎市川崎区日進町7番地1

(72) 発明者 幕田 章雄

神奈川県川崎市川崎区日進町7番地1 東

芝電子エンジニアリング株式会社内

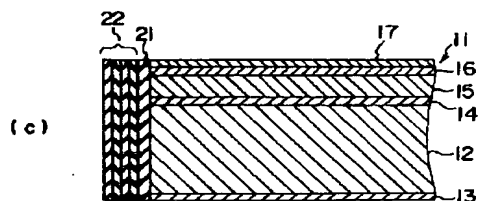
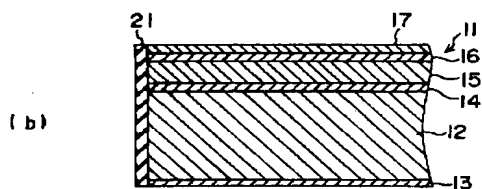
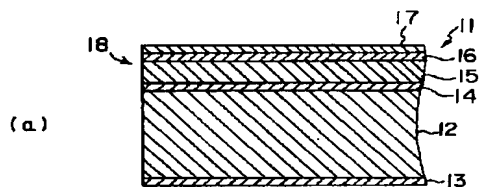
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 光学薄膜形成方法

(57) 【要約】

【目的】 この発明の目的は、InP系半導体光機能素子の端面に素子性能や信頼性を損なわずに高性能の誘電体多層反射膜を形成することが可能な光学薄膜形成方法を提供することである。

【構成】 半導体レーザ素子11の発光面18に、プラズマCVD法によって、SiNx、SiO₂、Siのうちのいずれか1つにより第1の膜21を形成し、この第1の膜の上にイオンアシスト法による電子ビーム蒸着法によって多層膜からなる第2の膜21を形成している。したがって、半導体レーザ素子11の発光面18に露出した半導体接合部を破壊することがないため、リーク電流が発生することがなく、しかも、高性能の多層反射膜を形成できる。



【特許請求の範囲】

【請求項 1】 $\text{InGaAsP}/\text{InP}$ 系光機能素子の半導体接合面が露出している端面に、プラズマ CVD 法によって、 SiNx 、 SiO_2 、 Si のうちのいずれか 1 つにより第 1 の膜を形成する工程と、

この第 1 の膜の上にイオンアシスト法による電子ビーム蒸着法によって多層膜からなる第 2 の膜を形成する工程とを具備することを特徴とする光学薄膜形成方法。

【請求項 2】 前記第 1 の膜を構成する SiNx の膜厚は 50 ~ 2100 オングストローム、 SiO_2 の膜厚は 50 ~ 2600 オングストローム、 Si の膜厚は 50 ~ 1200 オングストロームであることを特徴とする請求項 1 記載の光学薄膜形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、例えば半導体レーザの発光面に光学反射膜等の光学薄膜を形成する方法に係わり、特に InP 系光機能素子の端面に光学薄膜を形成する光学薄膜形成方法に関する。

【0002】

【従来の技術】 例えば $\text{InGaAsP}/\text{InP}$ 系の発光素子は、開発当初においては、発光面に反射膜を形成せず、素子の劈開面をそのまま発光面としていた。その理由は発光面の劣化が少ないからである。しかし、素子の高出力化が要求されるとともに、分布帰還型等の素子の出現により、 InP 系の発光素子においても発光面の反射率を制御することが素子製作上の必須の技術となっている。

【0003】 ファブリペロー型の共振器構造を有する発光素子を高出力化する場合、発光素子の一方の反射面を高反射率とし、他方の反射面を低反射率とする。このように、共振器の両端面を同一の反射率とせず、異なる反射率とすることにより、低反射率の端面から効率良くレーザ光を取出すことができる。

【0004】 また、一般的な分布帰還型の発光素子の場合、光出力や素子の構造の如何に係わらず、不要なファブリペローモードを抑圧するため、少なくともレーザ共振器の一方の端面に極低反射率の反射膜を形成する必要がある。さらに、この発光素子を高出力化する場合に

は、ファブリペロー型と同様に他方の端面を高反射率とする。

【0005】 反射膜の成膜方法として、例えば GaAs 系の発光素子に一般的に用いられているスパッタ法を、 InP 系の発光素子に用いた場合には素子の信頼性の低下を招くことが知られており、 InP 系の発光素子に対してスパッタ法は殆ど用いられていない。 InP 系の発光素子の性能および信頼性を損なわない成膜方法としては、プラズマ CVD 法（以下、 P-CVD 法）が知られている。

【0006】 この P-CVD 法は、窒化シリコン膜（以

下、 SiNx 膜）や SiO_2 膜等の単層反射防止膜に対して比較的容易に用いることができた。しかし、この方法は、膜厚を正確に制御する必要のある多層構造の低反射膜や高反射膜の形成に用いるには、成膜の機構上非常に困難なものであった。例えば P-CVD 方法により、 SiNx と Si の $\lambda/4$ 繰返し反射膜（ λ は半導体発光素子の発光波長）を 3 ~ 4 回積層して形成すると、形成した膜にひび割れ等が生じやすかった。また、光学用途としては膜厚の再現性に乏しいため、反射率の再現性も乏しいものであった。

【0007】 一方、誘電体多層薄膜を精度良く形成する技術としては、電子ビーム蒸着法が知られている。この方法は、前述した二種の成膜方法と比べて膜厚、屈折率の再現性に優れている。しかし、この電子ビーム蒸着法を用いて一般に成膜を行っているガラスや金属基板の場合と同様に InP 系半導体発光素子の端面に成膜を行うと問題が生じる。すなわち、電子ビーム蒸着法を用いて InP 系半導体発光素子の端面に誘電体多層膜を形成した場合、 InP と形成した膜の密着強度が弱く、膜が発光素子の端面から剥離して使用することができなくなる。

【0008】 また、近年、電子ビーム蒸着法においては、イオン照射を併用したイオンアシスト法による電子ビーム蒸着法が一般的となっている。この方法を用いて、図 3 (a) (b) に示すように、発光素子 31 の端面に多層膜 32 を形成した場合、必要な密着強度と光学特性を得ることができる。しかし、この方法は、蒸着時のイオン照射によって、発光素子の端面に露出している半導体接合部を破壊してしまうため、図 4 に示すように、素子にリーク電流が発生するという問題がある。

【0009】

【発明が解決しようとする課題】 このように、従来の InP 系半導体発光素子には、素子の信頼性を損なわずに再現性良く低反射膜や高反射膜を形成できる方法がないものであった。この発明は、上記課題を解決するものであり、その目的とするところは、 InP 系半導体光機能素子の端面に素子性能や信頼性を損なわずに高性能の誘電体多層反射膜を形成することが可能な光学薄膜形成方法を提供しようとするものである。

【0010】

【課題を解決するための手段】 すなわち、この発明の光学薄膜形成方法は、 $\text{InGaAsP}/\text{InP}$ 系光機能素子の半導体接合面が露出している端面に、プラズマ CVD 法によって、 SiNx 、 SiO_2 、 Si のうちのいずれか 1 つにより第 1 の膜を形成する工程と、この第 1 の膜の上にイオンアシスト法による電子ビーム蒸着法によって多層膜からなる第 2 の膜を形成する工程とを具備している。

【0011】

【作用】 すなわち、この発明において、半導体光機能素

子の端面には、先ず、素子の信頼性を損なわないP-CVD等の方法によって第1の膜を形成し、この第1の膜の上に多層膜からなる第2の膜をイオンアシスト法による電子ビーム蒸着法によって形成している。半導体発光素子の端面は、P-CVD等の方法によって形成した第1の膜によって覆われているため、第2の膜を形成する際にイオン照射を併用した電子ビーム蒸着法を使用することができる。この方法を用いることにより、半導体光機能素子の劣化を防止することができるとともに、蒸着膜の密着性が良く、高反射率に適した高屈折率で、しかも、密度が高く、高信頼性の多層膜を形成することができる。

【0012】尚、第2層以降の多層膜の材質は、第1の膜の材質と密着強度や膜間応力が適合するものであれば、自由に設定できる。第1の膜の膜厚の下限は、半導体光機能素子の端面を保護し、電子ビームによるダメージを防ぐということを考慮すると、素子の発光波長に係わらず、最低でも50オングストロームは必要である。50オングストローム以下の膜厚の場合、膜形成開始時に素子の端面に部分的に島状の膜が形成される所謂島状形成という膜厚の不均一な部分が残るという不都合が考えられる。

【0013】第1の膜の膜厚の上限は、光学的膜厚で $1/4$ である。この理由は、光学的膜厚 nd/λ (λ は半導体機能素子の発光波長、 n は膜の屈折率、 d は膜厚)が $1/4$ に近付くと、第1の膜の材質の屈折率等の特徴が第2層以降の膜を含めた多層膜全体の特徴に大きく影響を与えるためである。また、あまり厚く形成すると、各素子毎に膜厚が異なり、膜厚のむらが大きくなる。すなわち、P-CVD法は、平坦な基板には非常に均一な膜を形成することができる。しかし、この種の素子の端面に膜を形成する場合、例えばウエハから切り出された素子は治具に並べてセットされる。この際、各素子の端面の位置が揃わず凹凸が発生する。このように凹凸が生じている場合、凹部と凸部とでは膜の形成速度が局所的に不均一となる傾向があるためである。

【0014】第1の膜と電子ビーム蒸着によって形成する膜の密着性や光学特性の整合がとれない場合、第1の膜だけでなく、第2層以降の膜もP-CVD法によって形成してもよい。第3層以降の多層膜を再現性良く形成すれば、目的とする反射率を得ることができる。

【0015】上述した製造方法を用いれば、膜の密着強度や素子の信頼性を損なうことなく、従来のP-CVDのみによって形成した反射膜よりも光学特性および信頼性に優れた多層反射膜を形成することができる。すなわち、半導体に対するP-CVD法や電子ビーム蒸着法といったそれぞれの特徴を活用して反射膜を形成できる。

【0016】

【実施例】以下、図面を参照してこの発明の実施例を説明する。図1はこの発明の一実施例を示すものであり、

この発明を半導体レーザ素子に適用した場合を示すものである。図1(a)において、半導体レーザ素子11を構成するn型InPの基板12の一方面にはn型電極13が設けられ、他方面にはInGaAsPからなる活性層14が形成されている。この活性層14の上にはp型InPのクラッド層15が形成され、このクラッド層15の上にはコンタクト層16、p型電極17が順次形成されている。

【0017】上記半導体レーザ素子11の発光面18には、図1(b)に示すように、例えばP-CVD法によって、第1の膜21が形成される。この第1の膜21の材質はSiNx、SiO₂、Siのいずれか1つである。この後、第1の膜21の上にイオンアシスト法による電子ビーム蒸着法により、図1(c)に示すように、多層膜からなる第2の膜22が形成される。この実施例では第2の膜22として、第1の膜21の材質SiNxに対して密着性の良いSiO₂とSiの2層膜の繰り返し多層膜を形成する。すなわち、第2の膜22は、第1の膜21側から順にSiO₂、Si、SiO₂、Siの4層によって構成され、第1、第2の膜21、22によって5層の膜が形成されている。前記第1の膜21を構成するSiNxの膜厚は1000オングストローム(光学的膜厚では0.14)、前記第2の膜22を構成するSiO₂およびSiの膜厚はそれぞれ $\lambda/4$ (光学的膜厚では0.25)とし、第1、第2の膜21、22の反射率は80%以上となるようにする。

【0018】図2は、上記第1、第2の膜21、22による分光反射率特性の計算結果を示すものである。図2(a)に示すように、半導体レーザ素子11の発振波長が1310nm \pm 20nm以上の広範囲にわたって80%以上の反射率を得ることができる。これは半導体レーザの発振波長の分布を考慮しても十分なものである。

【0019】P-CVD法は一般に光学的用途に使用するには膜厚の再現性に劣るが、例えばSiNx膜からなる第1の膜21の膜厚が設定した1000オングストロームから膜厚にして+20%ずれた場合の分光反射率特性は図2(b)、-20%ずれた場合は図2(c)に示すようになり、それほど大きな反射率の変化はない。

【0020】また、SiNx膜からなる第1の膜21を形成した後、このSiNx膜の膜厚を測定し、この測定値が設計値からずれていた場合は、この測定した第1の膜の膜厚に基づいて第2層以降の膜厚の再設計を行って第2層以降の膜を形成すれば、目的とする反射率を得ることができる。

【0021】半導体レーザ素子11の発光面に形成したSiNx膜からなる第1の膜21は発光面のInPや第2層のSiO₂と密着性が良く、高反射膜として膜厚2 μ m程度(反射率99%以上)に形成した場合においても、膜の剥離やひび割れは発生しなかった。

【0022】上記実施例によれば、半導体レーザ素子の

発光面に先ず、P-CVD法によって第1の膜を形成し、この後、イオンアシスト法を用いた電子ビーム蒸着法によって第1の膜の上に多層膜としての第2の膜を形成している。したがって、半導体レーザの発光面に露出した半導体接合部を破壊することがないため、リーク電流が発生することがない。

【0023】また、上記製造方法によって発振波長1.31 μ mのファブリペロー型レーザ素子の発光面に高反射膜を形成した結果、再現性良く80%以上の反射率を得ることができた。また、反射膜を形成したことによる素子の信頼性の低下は全くなかった。

【0024】多層膜を用いて発光面を高反射化することは、半導体レーザの変調歪みの低減に効果がある。尚、上記実施例においては、InP系半導体レーザを例に説明したが、この発明は半導体レーザ素子に限定されるものではなく、光増幅素子や受光素子等の半導体光機能素子に適用することも可能である。

【0025】また、上記実施例では、高反射膜を形成する方法について説明したが、これに限らず、同様の製造方法によって低反射膜やフィルタ等を目的とした反射膜

を形成することも可能である。その他、この発明の要旨を変えない範囲において、種々変形実施可能なことは勿論である。

【0026】

【発明の効果】以上のようにこの発明によれば、InP系半導体光機能素子の端面に素子性能や信頼性を損なわずに高性能の誘電体多層反射膜を形成することが可能な光学薄膜形成方法を提供できる。

【図面の簡単な説明】

【図1】図1(a)(b)(c)は、この発明の一実施例に係る製造方法を工程順に示す要部の断面図。

【図2】図1に示す半導体レーザ素子の分光反射率特性を示す図。

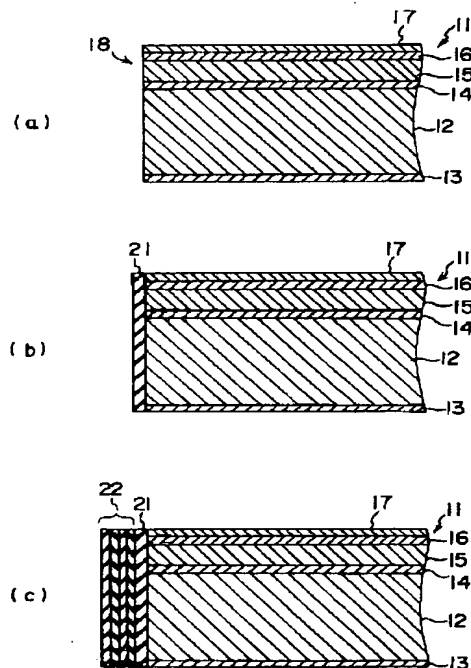
【図3】従来の半導体レーザ素子の製造方法を工程順に示す要部の断面図。

【図4】図3に示す半導体レーザ素子の特性を示す図。

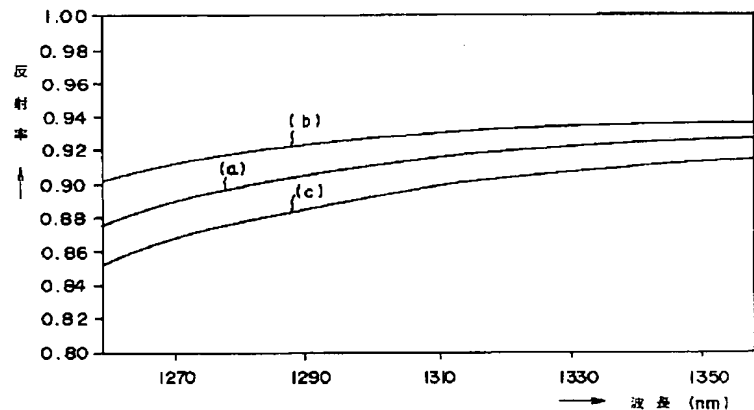
【符号の説明】

11…半導体レーザ素子、18…発光面、21…第1の膜、22…第2の膜。

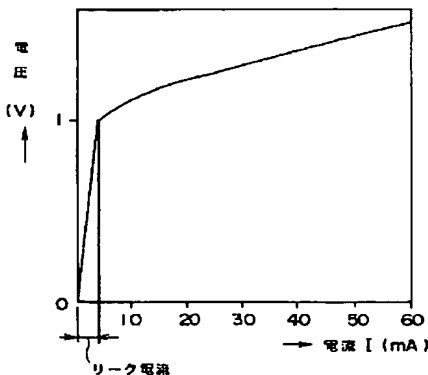
【図1】



【図2】



【図4】



【図 3】

